



УДК 621.314.26

## ЕЛЕКТРОННА СИСТЕМА ЗЧИТУВАННЯ ДАНИХ З МАСИВІВ ПАМ'ЯТІ НА ОСНОВІ КМОН ТРАНЗИСТОРІВ

Студ. В.Д. Захарченко, гр. МгМЕ-18  
Науковий керівник доц. Швайченко В.Б.  
Київський національний університет технологій та дизайну

**Мета і завдання.** Метою роботи є покращення методу зчитування даних з масивів пам'яті на основі КМОН транзисторів.

Для досягнення мети поставлені наступні завдання:

- Розробка структури електронної системи для реалізації запропонованих рішень;
- Розрахунок відповідної електронної системи;
- Моделювання електронної системи відповідно до розрахованих даних.

**Об'єкт та предмет дослідження.** Об'єктом дослідження є процеси зчитування даних з комірки статичної пам'яті (SRAM) на основі комплементарної метал-оксид-напівпровідник (КМОН) технології. Предметом дослідження є варіанти реалізації системи зчитування даних.

**Методи та засоби дослідження.** Методи цифрової схемотехніки, теорії електричних кіл, елементи теорії автоматичного керування, фізика твердих тіл, елементи математичного та комп'ютерного моделювання.

**Наукова новизна та практичне значення отриманих результатів.** Удосконалення існуючих методів формування тактових сигналів керування, а також інших сигналів, що мають залежність від часу. Розробка методів корекції тактових сигналів керування у відповідності до часу доступу до масивів пам'яті різних розмірів.

**Постановка завдання.** Базова архітектура статичної пам'яті (рис.1) включає в себе одну або більше прямокутних масивів комірок пам'яті з підтримкою схеми для декодування адрес і реалізації необхідних операцій читання і запису. Додаткові схеми підтримки, що використовуються для реалізації спеціальних функцій можуть також бути присутніми на мікросхемі. Для зчитування даних з комірки пам'яті комірка повинна бути обрана за допомогою її координат рядків і стовпців, стан комірки повинен бути визначений, і інформація повинна бути надіслана на виведення даних. З точки зору термінів, необхідно виконати наступні кроки. Є чотири основні способи, якими можуть бути зчитані дані з SRAM: скрізний потік (Flow thru);регістр реєстрації (Register to Register);регістр засувки (Register to Latch);імпульсний режим (Burst mode). При способі скрізного потоку, адреси та інші сигнали керування встановлюються перед перемиканням блоку керування часом доступу. Потім, коли блок керування часом доступу перемикається з низького на високий, входи реєструються, і починається цикл читання. Через деякий час після переходу блоку керування часом доступу, але в межах одного тактового циклу, дані з'являються на виходах. Час, коли дані з'являються, залежить тільки від початкового переходу блоку керування часом доступу і швидкості внутрішньої схеми. При реєстрі реєстрації, після того, як всі керуючі сигнали налаштовані, блок керування часом доступу перемикається, і починається цикл читання, оскільки дані зчитуються з комірок пам'яті, він зберігається в серії вихідних регістрів. Дані передаються з вихідних регістрів на вихідні виводи для даних, після вимкнення блоку керування часом доступу на наступний цикл. Дані на виході завжди з'являються на протязі одного циклу після вибору адреси для цих даних. При реєстрі засувки, адреси та інші контрольні сигнали встановлюються, а потім завантажуються в регістр, коли відбувається перший перехід блоку керування часом доступу. Дані, що

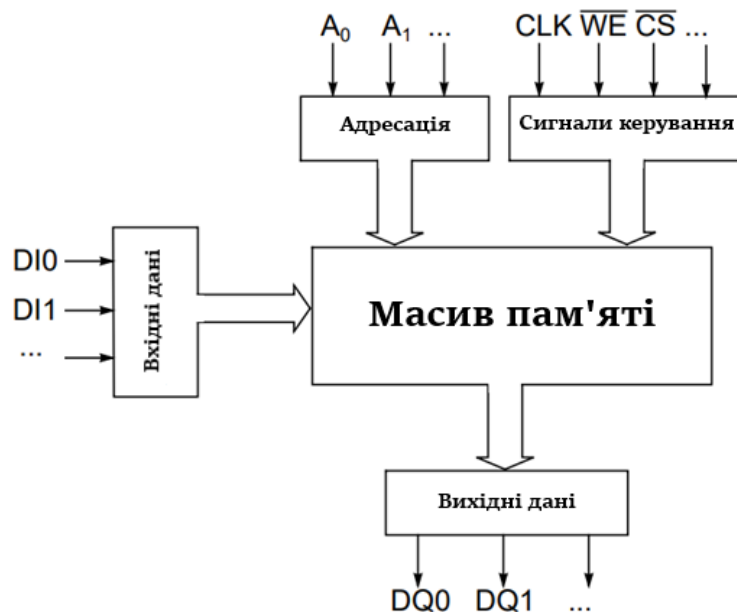


Рисунок 1. Основна блок-схема SRAM.

зчитуються з комірок пам'яті, зберігаються в наборі засувки. Коли, пізніше в тому ж циклі, блок керування часом доступу перемикається з високого на низький, дані передаються з засувки на вихідні виводи даних. Цей метод дозволяє конструктору контролювати час, коли дані з'являються на виході, регулюючи ширину тактового імпульсу. При імпульсному режимі декілька бітів даних вибираються за допомогою однієї адреси, яка наростає за допомогою лічильника на чіпі.

**Висновки.** Запропоновано рішення у структурі електронної системи зчитування даних з масивів пам'яті на основі КМОН транзисторів. Розроблено стенд електронної системи для ілюстрації виконаних досліджень. По отриманим результатам розрахунків та моделюванні електронної системи удосконалені методи формування тактових сигналів керування. А також розроблені методи корекції тактових сигналів керування відповідно до часу доступу до масивів пам'яті різних розмірів.

**Ключові слова.** КМОН, комірка пам'яті, статична пам'ять, SRAM, зчитування, комплементарний метал-оксид-напівпровідник, нанoeлектроніка.

#### ЛІТЕРАТУРА

1. Bosio , An Effective BIST Architecture for Power-Gating Mechanisms in Low-Power SRAMs./ A. Bosio // Quality Electronic Design (ISQED), 17th International Symposium - 2016 – 34 p.
2. Gupta, N. Malik, S. Rajput ,S. Yadav. Low Power SRAM Design with Reduced Read - Write Time/ A. Gupta, N. Malik,S. Yadav//International Research Publications House – 2009 – 85 p.
3. M. Hollerweger, Physics of Semiconductor Devices./ M. Hollerweger// Technische Universitat Graz – 2012 – 10 p.
4. R. Canal . Memory structures. / R. Canal // NCD Master MIRI – 2015 – 26 p.
5. X. Chuanpei , BIST Method of SRAM for Network-On-Chip./ X. Chuanpei// Electronic Measurement & Instruments (ICEMI), 12th IEEE International Conference - 2015 – 50 p.